

doi: 10.3969/j.issn.1001-3849.2024.10.007

## 退火对 TSV 电镀铜膜层性能影响研究

于仙仙<sup>1,2\*</sup>, 蒋 闯<sup>1,2</sup>, 张翠翠<sup>1,2</sup>

(1. 上海市集成电路关键工艺重点实验室, 上海 201616; 2. 上海新阳半导体材料股份有限公司, 上海 201616)

**摘要:** 针对硅通孔 (TSV) 高深宽比微孔电镀填铜后结晶细小, 后续制程经历高温过程可能导致晶界间缺陷的问题, 对 TSV 电镀铜膜层退火后性能变化进行了研究。考察了退火温度和升温速率等退火条件对晶粒晶面取向、晶粒大小、晶界间空洞以及杂质含量等膜层性能的影响, 确定了较优的退火工艺参数为升温速率 10 °C/min, 400 °C 下保温 2 h。结果表明: 此较优的高温退火条件下, XRD 显示主晶面择优取向为 Cu (111); SIMS 分析电镀铜膜层总杂质含量小于 100 mg·kg<sup>-1</sup>; EBSD 结果显示电镀铜平均粒径 1.9 μm, 晶粒长大较充分, 满足工业化应用需求, 希望对工业化应用提供参考。

**关键词:** 硅通孔; 电镀铜; 添加剂; 退火; 缺陷; 化学机械抛光; 可靠性

中图分类号: TQ153.1

文献标识码: A

## Effect of annealing on the properties of electroplated copper in TSV

Yu Xianxian<sup>1,2\*</sup>, Jiang Chuang<sup>1,2</sup>, Zhang Cuicui<sup>1,2</sup>

(1. Shanghai Key Laboratory of IC Process Materials, Shanghai 201616, China; 2. Shanghai Sinyang Semiconductor Materials Co., Ltd., Shanghai 201616, China)

**Abstract:** In order to solve the problem that the small crystal size after copper filling in through-silicon via (TSV) high aspect ratio via microhole electroplating, which may lead to grain boundary defects after high temperature process, the properties of TSV electroplated copper film after annealing were studied. The effects of annealing conditions such as annealing temperature and heating rate on the grain plane orientation, grain size, grain boundary micro void, and impurity content of the film were investigated. The optimal annealing process parameters were determined to be a heating rate of 10 °C/min and a holding time of 2 h at 400 °C. The results indicate that under these optimal high-temperature annealing conditions, XRD results show that the preferred orientation of the main crystal plane is Cu (111). SIMS analysis shows that the total impurity content of the electroplated copper film is less than 100 mg·kg<sup>-1</sup>. EBSD results show that the average particle size of electroplated copper is 1.9 μm. The grain growth is sufficient to meet the needs of industrial applications, which would provide reference for industrial applications.

**Keywords:** through-silicon via (TSV); copper electroplating; additives; annealing; defects; chemico-mechanical polishing; reliability

硅通孔 (through-silicon via, TSV) 技术成为三维集成和先进芯片封装的关键技术之一, 通过TSV电镀填铜实现层间高性能互连<sup>[1-2]</sup>。TSV电镀铜需要

尽量缩短电镀时间, 面铜沉积速率低, 无孔洞填充, 目前主流TSV的超级填充可以满足上述要求, 成为业内主要的研究方向<sup>[1-4]</sup>。

收稿日期: 2024-04-01

修回日期: 2024-06-13

通信作者: 于仙仙 (1979—), 男, 硕士研究生, 工程师, 主要研究方向: 芯片级电镀与封装测试, email: xianxian\_yu@sinyang.com.cn

TSV电镀过程主要通过添加剂的控制实现超级填充<sup>[5-8]</sup>,不同类型的添加剂通过浓差极化和电化学吸附等方式起作用,难免会在电镀铜层中产生吸附和掺杂,导致镀层中杂质含量增加,影响到镀层性能<sup>[9-12]</sup>。另外,TSV实际电镀填充时用的电流密度较小,电镀后的铜晶粒也相对细小,处于热力学不稳定的高自由能状态,有自发恢复到低自由能状态的趋势,需要经过高温退火处理,以消除晶界间残余应力和组织缺陷,让晶粒充分重结晶<sup>[10-15]</sup>。TSV退火是指将电镀填充后的TSV样品加热到一定温度,保持足够时间,然后以适宜速度冷却。退火时电镀铜会经历回复、重结晶、晶粒长大等过程,退火过程中铜晶粒长大的同时也可能会在晶粒间产生空洞缺陷,故需要选择适当的退火工艺,在保证晶粒重结晶长大的同时,减少空洞的产生<sup>[15-21]</sup>。

本文采用上海新阳半导体材料股份有限公司自主研发的TSV电镀添加剂和基础镀液,优化电镀工艺得到最优的填充参数,实现完全超填充方式,制备出用于高温退火测试的样品。研究退火温度和升温速率等退火工艺对微孔洞(空洞)、结晶大小、晶向、凸起高度等膜层性能的影响,得到较优的退火工艺参数,期望对TSV电镀铜工业化应用提供参考。

## 1 实验部分

### 1.1 电镀配方和工艺条件

#### 1.1.1 镀液组成

甲基磺酸铜基础镀液:甲基磺酸铜300 g/L,甲

基磺酸10 g/L,氯离子50 mg/L;

TSV电镀添加剂UPT3360:加速剂5 mL/L,抑制剂5 mL/L,整平剂10 mL/L;

基础镀液和电镀添加剂均为上海新阳半导体材料股份有限公司研发产品。

#### 1.1.2 电镀样片制备

表面铜层电镀:在溅射有铜种子层与阻挡层的硅片基材上电镀厚度1  $\mu\text{m}$ 的铜,用于X射线衍射(XRD)晶向分析和二次离子质谱仪(SIMS)膜层杂质分析;

TSV深孔电镀:选用孔直径11  $\mu\text{m}$ 、孔深度110  $\mu\text{m}$ 的TSV样片,样片为溅射有铜种子层与阻挡层的带有TSV孔型的硅片,采用分步电镀条件电镀,得到整片填满、无孔洞缺陷的晶圆,切割分成大小相同的小片,用于退火前后数据收集。

#### 1.1.3 退火处理

采用带有氮气保护的高温退火炉对电镀后TSV样品进行高温处理:

(1) 不同退火温度处理

固定升温速率10  $^{\circ}\text{C}/\text{min}$ ,考核200、300、400和500  $^{\circ}\text{C}$ 等不同温度对膜层性能的影响。

(2) 不同升温速率处理

固定温度400  $^{\circ}\text{C}$ 下,考核不同升温速率(5  $^{\circ}\text{C}/\text{min}$ 、10  $^{\circ}\text{C}/\text{min}$ 、20  $^{\circ}\text{C}/\text{min}$ )对膜层性能的影响。

### 1.2 TSV 电镀样片制备

实验室优化电镀工艺参数,确定超级填充趋势,得到TSV镀铜结果如图1。

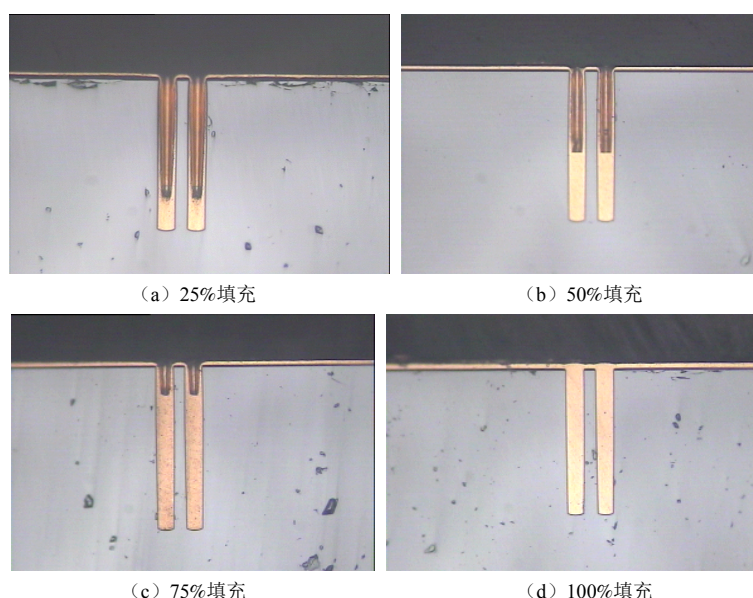


图 1 TSV 填充趋势示意图

Fig.1 Schematic diagram of filling trend

如图1(a)、1(b)和1(c)的部分填充结果可以看出,最优电镀条件下为完全超级填充趋势,侧壁和面铜生产缓慢,底部迅速起镀,既缩短了电镀时间,又可以避免TSV内部孔洞的产生;如图1(d)完全镀满条件下,为孔口微凸起的填充效果,填满的总时间小于75 min,面铜薄,总厚度小于3  $\mu\text{m}$ ,可以极大程度地减轻后续化学机械研磨制程的压力。

采用图1(d)完全镀满的条件电镀出整片孔径11  $\mu\text{m}$ 、深度为110  $\mu\text{m}$ 的TSV孔型的晶圆,切割成相同尺寸的小片,用于后续不同退火工艺数据的收集。

### 1.3 膜层性能测试

#### 1.3.1 断面数据收集

使用普锐斯Mintech265研磨机对电镀后样品进行切片磨片和抛光;用Olympus BX51M金相显微镜进行断面照片拍摄,观察填充效果。

#### 1.3.2 退火前膜层杂质分析

使用ULVAC-PHI Adapt 1010二次离子质谱仪(SIMS)检测表面电镀铜膜层的杂质含量。

#### 1.3.3 高温退火后膜层性能测试

采用型号Bruker D8 Advance衍射仪收集退火后的晶向分布;采用Tescan GAIA 3 XMH场发射扫描电子显微镜(FIB-SEM)分析晶粒长大情况和晶界间空洞情况;采用EDAX Hikari Series电子背散射衍射(EBSD)对TSV内部晶粒大小、晶向分布和孔内部杂质含量进行分析。

## 2 结果与讨论

### 2.1 退火温度对晶向的影响

TSV电镀铜添加剂一般由加速剂、抑制剂和整平剂在电化学反应界面协同作用,在微孔内部的不同区域发挥作用,实现微孔的无缺陷填充<sup>[1-10]</sup>。

添加剂的加入会改善结晶走向和生长方式,但同时也会影响缺陷和杂质等其他膜层性能<sup>[10-15]</sup>。如图2为电铜镀层退火前、后的XRD结果,退火前后铜镀层都出现Cu(111)、Cu(200)和Cu(220)晶面衍射峰,Cu(111)晶面占比最多,应为添加剂优先吸附于Cu(111)晶面,使该晶面形成保留面,呈

现出Cu(111)晶面的高择优取向特征。

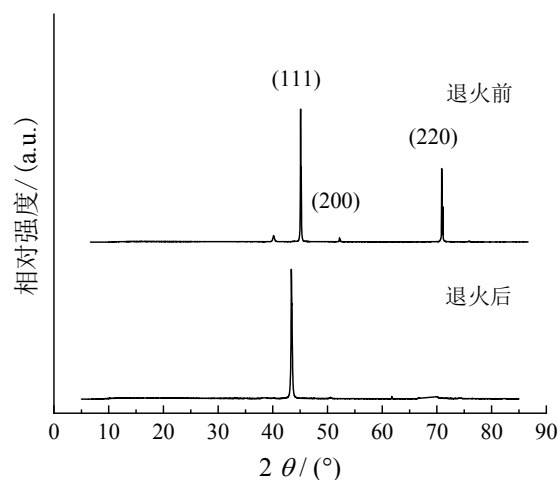


图2 退火前后XRD结果

Fig.2 XRD data before and after annealing

电镀填铜后的TSV切片进行高温退火:升温速率10  $^{\circ}\text{C}/\text{min}$ ,分别在200  $^{\circ}\text{C}$ 、300  $^{\circ}\text{C}$ 、400  $^{\circ}\text{C}$ 的温度下保持2 h,自然冷却至100  $^{\circ}\text{C}$ 以下,然后取出做EBSD分析,得到表1所示的结果。同样可以看出不同温度退火后,铜的主晶向均为(111),随着温度升高至400  $^{\circ}\text{C}$ , (111)占比略有增加,与XRD的晶面分析结果基本吻合,证明TSV孔内的结晶情况与面铜结晶相当。

表1 不同退火温度下TSV内部EBSD结果

Tab.1 Results of EBSD in TSV at different annealing temperatures

退火温度 / $^{\circ}\text{C}$	晶向占比/%		
	Cu (111)	Cu (001)	Cu (101)
200	11.20	0.90	5.80
300	11.10	5.00	9.30
400	14.00	2.40	7.80

### 2.2 退火对膜层杂质的影响

根据过电位与成核速率的关系,阴极极化作用越强,电镀时的过电位越大,成核越快,添加剂在膜层中吸附残留的概率越小,膜层中杂质的含量也就越低。从电沉积角度分析,阴极极化作用强,镀层结晶细腻、致密,缺陷少,晶界中夹杂的杂质也少,杂质过多时会影响镀层性能<sup>[7-10]</sup>。故而添加剂开发都追求较低的杂质含量下,保证TSV的填充性能。

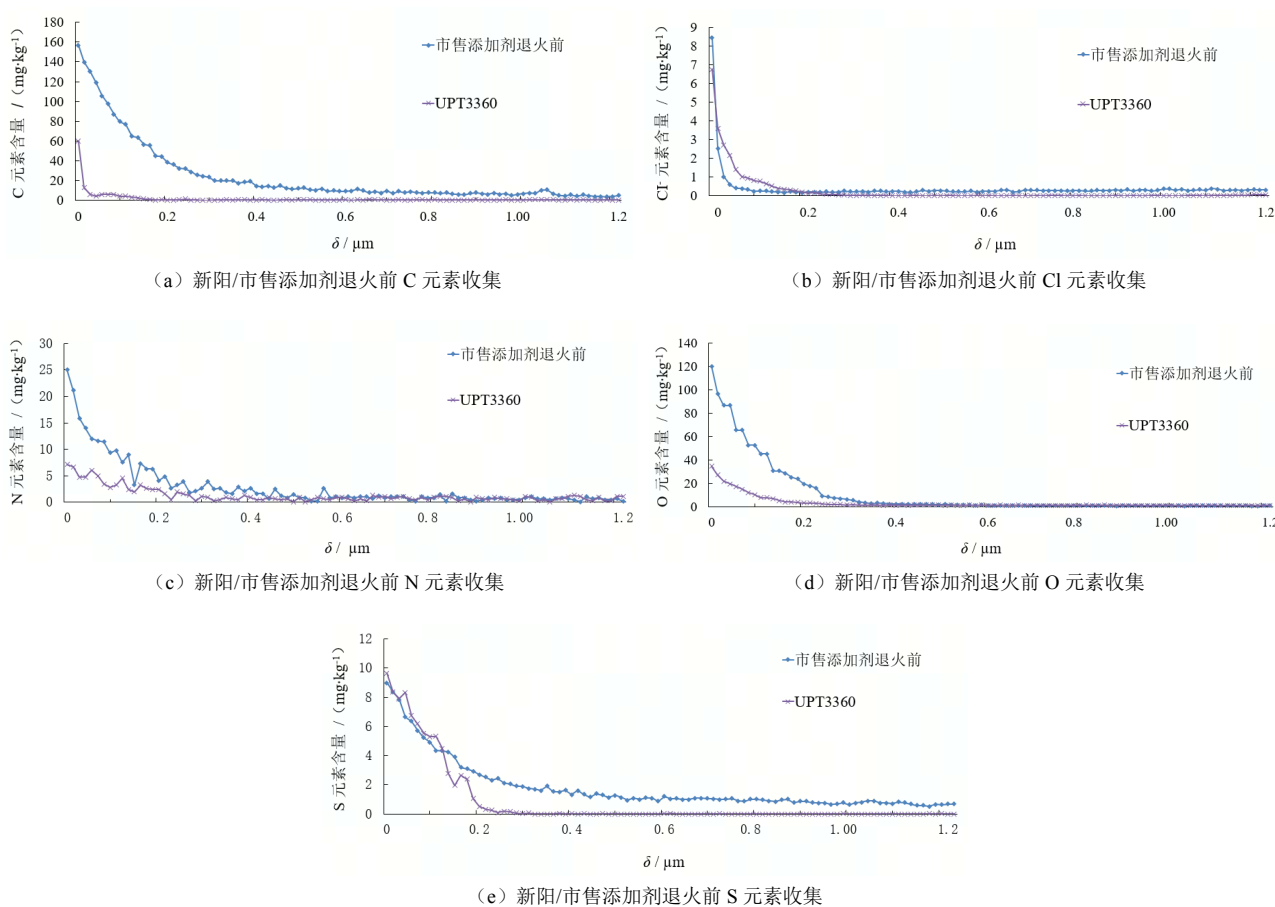


图 3 退火前镀层 SIMS 杂质含量

Fig.3 SIMS impurity content in the coating before annealing

最优工艺条件下,在带有种子层的晶圆片表面电镀 $1\mu\text{m}$ 左右的铜,采用膜层杂质含量分析,对比与市面主流商用国外添加剂,杂质分析结果如图3所示,可以看出镀层中总的杂质含量都在 $100\text{mg}\cdot\text{kg}^{-1}$ 以内,与国外知名商业化产品相当,膜层中杂质含量较少,膜层性能良好。

收集 $400\text{ }^{\circ}\text{C}$ 下,保温 $2\text{ h}$ 的TSV孔内杂质的杂质

含量分析数据如图4所示。其中,图4(a)为TSV孔型由下到上的取点位置示意图;图4(b)为测得的不同位置杂质含量数据。可以看出碳、氧、硫元素含量,孔内中下半部分(1、2号位置)略高于孔中上部(3、4号位置);而氮元素含量分布则恰恰相反,上部分(3、4位置)比下半部分(1、2位置)含量高。

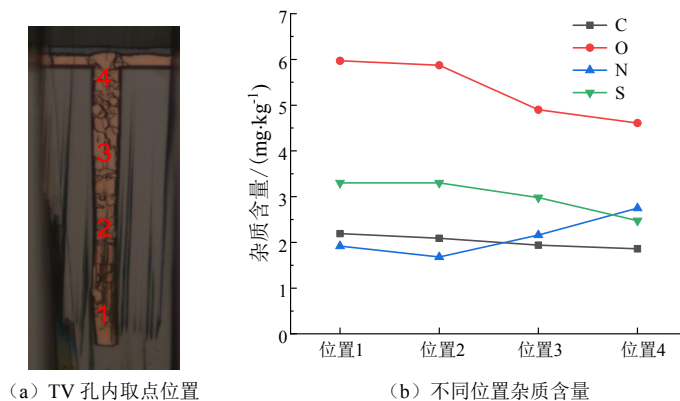


图 4 退火后 TSV 孔内 EBSD 杂质含量

Fig.4 EBSD impurity content in TSV pores after annealing



上述杂质分布结果与添加剂本身的选型设计和作用位置相符,杂质硫元素主要来自加速剂,其分子量相对较小,容易扩散进入TSV中下部起作用,在孔中上部及孔口位置,其竞争吸附能力没有抑制剂和整平剂强,导致底部硫元素含量略高于其他位置;抑制剂主要为含碳、氧的高分子聚合物,镀液中绝对浓度相对高一些,其通过浓度梯度控制和竞争吸附起作用,不同位置含量接近,而因为孔口位置更多的是整平剂通过电位吸附起作用替代了部分抑制剂的作用,孔口碳含量略低;整平剂一般为带正电的大分子聚合物,其也称为辅助抑制剂,通过浓度控制和竞争吸附,不容易进入TSV孔内部,优先在孔口等高电位区域起吸附、抑制作用,导致上半部分氮含量比其他位置高。

### 2.3 退火温度对晶界间空洞的影响

考核不同温度下,退火2 h的晶粒长大情况和晶

界间空洞情况,退火条件分别为不退火、200 °C退火、400 °C退火、500 °C退火,升温速率固定为10 °C/min,保温2 h。

如图5所示,图5(a)电镀后不退火的FIB结果,可以看出结晶很细腻、细小,结晶还没有长大;图5(b)为200 °C下,保温2 h退火后的FIB切片结果,可以看出结晶长大,但细小且碎晶仍很多,退火温度低、时间短,热量不够不足以彻底退火;图5(c)为400 °C下,保温2 h退火后的FIB结果,可以看到结晶长大完全,形态良好,没有发现晶界间空洞缺陷和侧壁种子层与电镀铜层的分层现象,结合力良好;图5(d)所示为500 °C下,保温退火2 h的FIB结果,可以看到结晶相较于400 °C长大不多,但因为温度更高,晶粒长大速度变快,靠近侧壁位置发现少许晶界间空洞。

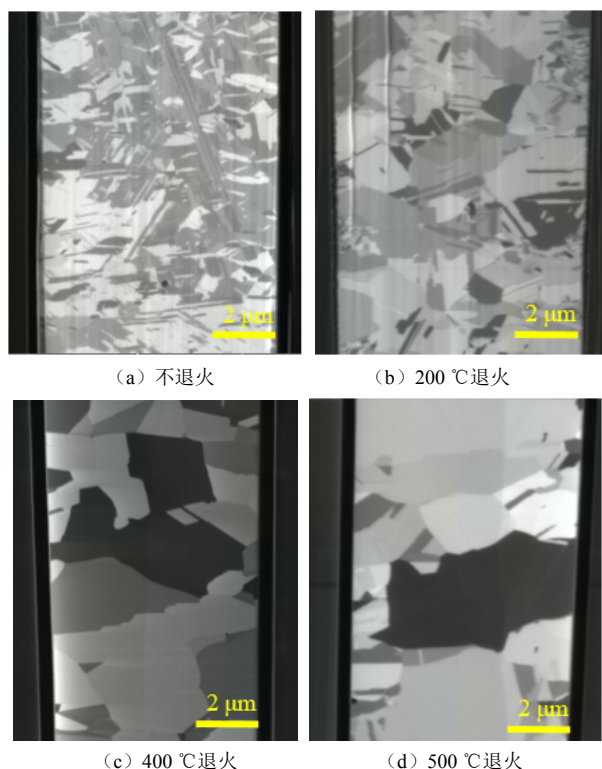


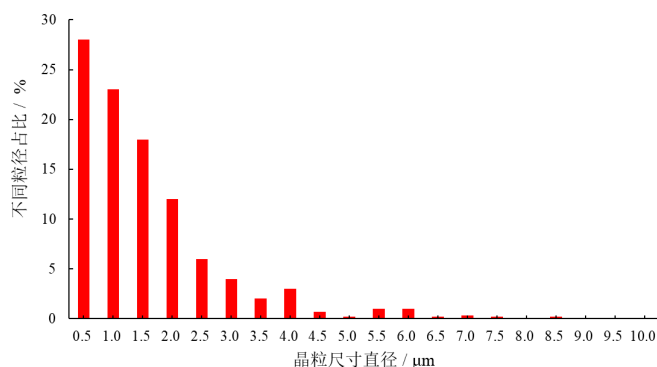
图5 不同退火温度下结晶结果

Fig.5 Crystallization results at different annealing temperatures

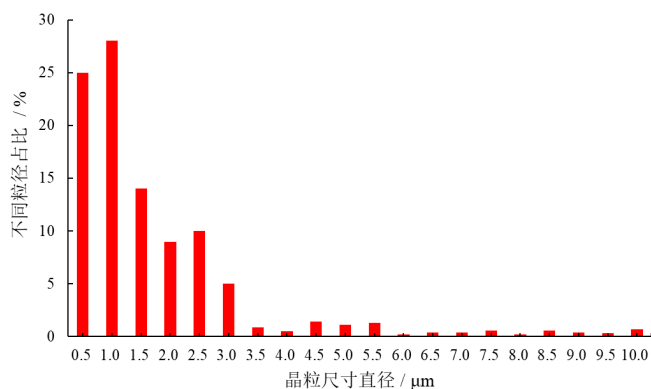
综上实验结果可以看出,由于TSV填充铜体积相对较大,需要足够高的热量和温度才能得到理想的退火效果;同时,退火温度也不宜设置过高,太高的退火温度下,晶粒长大的过于迅速,极易产生晶界间的空洞缺陷,较优的退火参数为400 °C下保温2 h,退火相对较为彻底。

### 2.4 退火对晶粒长大的影响

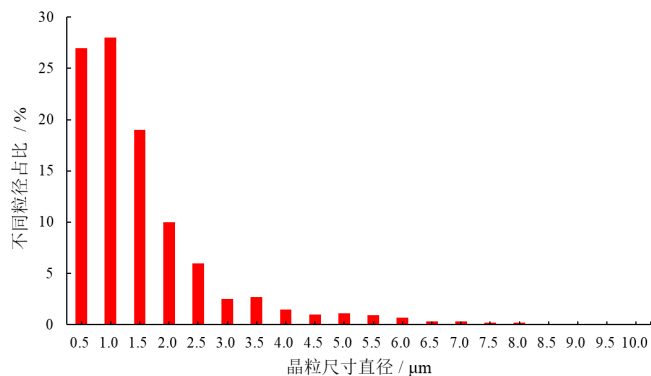
升温速率设定为10 °C/min,分别将电镀后小样品进行200、400和500 °C下等不同温度下退火,保温2 h后自然冷却,收集TSV孔内部晶粒长大数据,如图6所示。



(a) 200 °C 退火



(b) 400 °C 退火



(c) 500 °C 退火

图 6 退火后 TSV 孔内的晶粒大小

Fig.6 Grain size in TSV pores after annealing

图6(a)为200 °C温度下,保温2 h的退火结果,可以看到结晶以小晶粒为主,平均晶粒尺寸为1.1  $\mu\text{m}$ ,温度偏低,退火不彻底,结晶长大不充分;图6(b)为400 °C温度下,保温2 h的退火结果,可以看出晶粒长大充分,以大块晶粒居多,分布较为均匀,平均晶粒尺寸1.9  $\mu\text{m}$ ;图6(c)为500 °C下,保温2 h的EBSD结晶分析结果,可以看出晶粒进一步长大,大块晶粒更多,平均晶粒尺寸2.6  $\mu\text{m}$ ,退火相对更彻底。

## 2.5 退火温度对孔口凸起的影响

TSV孔型深宽比大,电镀过程中采用的电流密度较小,一般小于0.5 A/dm<sup>2</sup>,相比于大马士革电镀铜采用的高电流密度(一般大于3 A/dm<sup>2</sup>)低很多;同时为减少填充缺陷、追求超级填充能力,添加剂中的抑制剂和整平剂极化作用很强,导致电镀铜结晶细小,必须经过高温热退火,让晶粒长大和消除内应力,但退火重结晶会导致孔内铜挤出,出现不同程度的膨胀凸起情况,而且温度越高,结晶长大越

快, 孔口凸起也可能越明显<sup>[6-8]</sup>。

在最优条件下电镀整片晶圆, 经过化学机械研磨抛光处理, 磨除表面多余的铜层, 然后切成相同大小的小片, 经过不同的退火温度高温处理, 采用表面轮廓仪收集退火前后TSV孔口的凸起高度, 计算退火高度差, 记录为孔口凸起高度, 具体如图7所示。

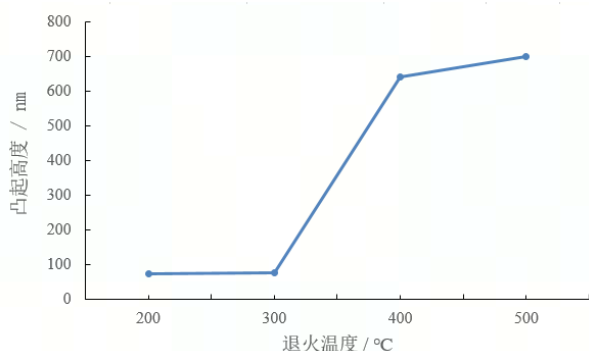


图7 退火温度对孔口凸起的影响

Fig.7 Effect of different annealing temperatures on protrusion

如图7可以看, 200 °C和300 °C退火2 h, 孔口凸起100 nm以内, 退火不彻底; 当温度升高到400 °C时出现较为明显的凸起, 凸起高度640 nm; 温度继续升高至500 °C, 凸起高度700 nm, 凸起增加趋势减缓, 侧面说明退火相对已经比较彻底。

## 2.6 升温速率对膜层性能的影响考核

温度设定为400 °C, 研究不同升温速率对膜层性能的影响, 分别考核5 °C/min、10 °C/min、20 °C/min对退火后间空洞、结晶大小、凸起的影响。如图8的EBSD结晶结果可以看出, 不同升温速率下晶粒都有长大, 10 °C/min升温速率下晶粒长大相对均匀。

表2所示为不同升温速率下EBSD分析得到的晶向占比和晶界数量数据, 可以看出10 °C/min退火条件下, 孔内Cu (111) 晶向占比相对更多; 晶粒大小情况: 5 °C/min和10 °C/min平均晶粒大小相差不大, 分别为1.98 μm和1.93 μm; 20 °C/min升温速率过快, 晶粒生长不均, 平均晶粒相对小一些, 为1.55 μm; 5 °C/min退火条件下晶界数量最少, 10 °C/min和20 °C/min晶界数量相差不大, 但5 °C/min升温速率相对较慢, 效率低, 不建议采用。

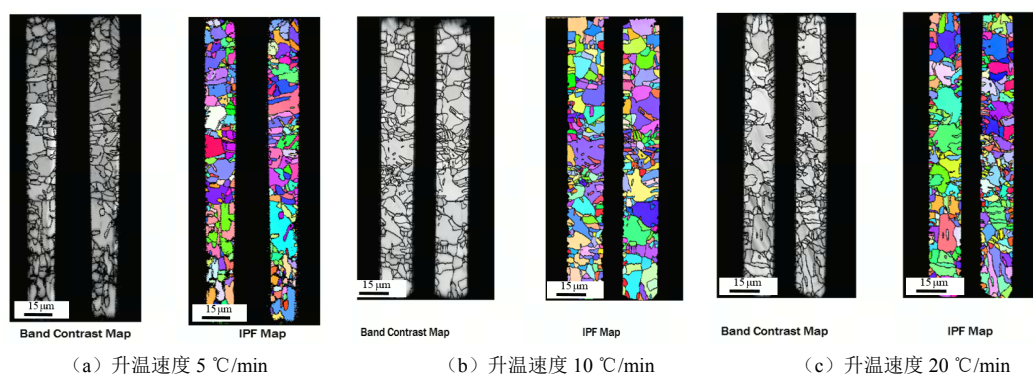


图8 不同升温速率下结晶结果

Fig.8 Crystal results at different heating rate

表2 不同升温速率下 EBSD 结果

Tab.2 EBSD results at different heating rate

升温速率/(°C·min <sup>-1</sup> )	晶向占比/%			晶粒大小/μm	晶界数量/个
	Cu (111)	Cu (001)	Cu (101)		
5	5	3.90	6.30	1.98	8 130
10	11.10	5.00	9.30	1.93	21 145
20	5.20	0.70	5.70	1.55	25 126

如图9为升温速率不同, TSV孔口凸起的数据。可以看出, 5 °C/min和10 °C/min孔口凸起差异不大, 分别为580 nm和640 nm, 晶粒长大节奏相当, 凸起控制相当较好; 继续提高升温速率至20 °C/min时,

孔口凸起增大至1080 nm, 凸起明显增加, 分析为升温速率过快导致晶粒长大不均, 挤出加剧。建议实际使用时控制温度在400 °C, 升温速率控制在10 °C/min, 既可以保证加热效率和晶粒充分长大,

又可以减少孔口的凸起。

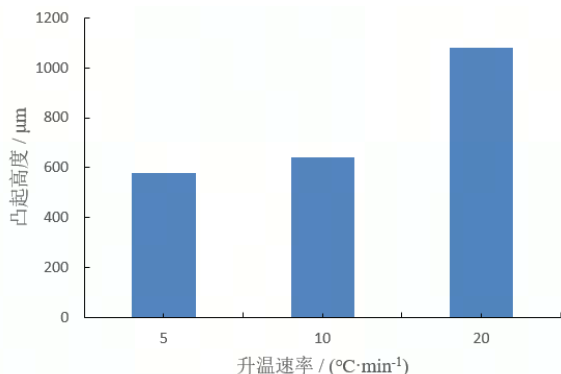


图9 不同升温速率下孔口凸起

Fig.9 Protrusion at different heating rate

### 3 结论

(1) 在较优添加剂比例下, 用新阳自制添加剂实现直径11 μm、深度110 μm的TSV孔型超级填充, 避免电镀过程中空洞的产生, 可以稳定填充;

(2) 直径11 μm、深度110 μm的TSV孔型和带种子层的铜光片电镀后, 收集退火温度、退火速率等参数对表面铜层杂质含量、TSV孔内杂质含量分布、结晶走向、晶粒大小和孔口凸起等膜层性能的影响, 得到较优退火参数为升温速率10 °C/min, 温度400 °C, 保温2 h左右;

(3) 较优退火参数升温速率10 °C/min, 400 °C下保温2 h以上可以得到膜层杂质良好, 小于100 mg·kg<sup>-1</sup>、晶粒长大充分, 平均粒径1.9 μm; 无明显晶界间空洞和侧壁分层, 满足工业化应用需求。

### 参考文献

- [1] Josell D, Wheeler D, Moffat T P, et al. Modeling extreme bottom-up filling of through silicon vias[J]. Journal of the Electrochemical Society, 2012, 159(10): 570-576.
- [2] Shen W W, Chen K N. Three-dimensional integrated circuit (3D IC) key technology: Through-Silicon Via (TSV) [J]. Nanoscale Research Letters, 2017, 12: 1-9.
- [3] Wang F L, Zeng P, Wang Y, et al. High-speed and high-quality TSV filling with the direct ultrasonic agitation for copper electro-deposition[J]. Microelectronic Engineering, 2017, 180(5): 30-34.
- [4] Wu H Y, Wang Y, Li Z Y, et al. Investigations of the electrochemical performance and filling effects of additives on electroplating process of TSV[J]. Scientific Reports, 2020, 10(1): 9204.
- [5] 廖小茹, 李真, 谭柏照, 等. 金属铜电沉积调控及其在

芯片制造中的应用[J]. 中国科学, 2023, 53(10): 1889-2007.

- [6] 湛可馨, 高丽茵, 许增光, 等. 先进封装中硅通孔(TSV)铜互连电镀研究进展[J]. 科技导报, 2023, 5(12): 15-26.
- [7] 周苗淼, 张雨, 沈喜训, 等. 芯片电镀铜添加剂的研究进展[J]. 电镀与精饰, 2022, 2(6): 60-65.
- [8] 马盛林, 王燕, 陈路明, 等. TSV 电镀铜添加剂及作用机理研究进展[J]. 中国科学, 2023, 53(10): 1891-1905.
- [9] 孙红旗, 王溯, 于仙仙, 等. 大马士革工艺中电镀铜层杂质对其性能的影响[J]. 电镀与涂饰, 2023, 42(9): 40-44.
- [10] 赵雪薇. 铜填充硅通孔在热、电条件下的微结构演化及机理研究[D]. 北京: 北京工业大学, 2019.
- [11] Kong L W, Lloyd J R. Thermal induced void growth in through-silicon via[J]. Journal of Micro/Nanolithography, MEMS and MOEMS, 2013, 12(2): 1-6.
- [12] Stangl M, Liptak M, Fletcher A, et al. Influence of initial microstructure and impurities on Cu room-temperature recrystallization (selfannealing)[J]. Microelectronic Engineering, 2008, 85 (3): 534-541.
- [13] Lee H, Wong S S, Lopatin S D. Correlation of stress and texture evolution during self- and thermal annealing of electroplated Cu films [J]. Journal of Applied Physics, 2003, 93 (7): 3796-3804.
- [14] Brongersma S H, Kerr E, Vervoort I, et al. Grain growth, stress, and impurities in electroplated copper [J]. Journal of Materials Research, 2002, 17 (3): 582-589.
- [15] Jiang T, Im J, Huang R, et al. Through-silicon via stress characteristics and reliability impact on 3D integrated circuits[J]. Mrs Bulletin, 2015, 40(3): 248-256.
- [16] 陈思. 三维电子封装关键结构 TSV-Cu 的胀出行为研究[D]. 北京: 北京工业大学, 2017.
- [17] 邓琪. 热处理对 TSV 铜柱凸出现象的影响规律及其内应力状态的解析[D]. 上海: 上海交通大学, 2018.
- [18] 李亚东. 退火态硅通孔(TSV)互连结构的热机械可靠性研究[D]. 北京: 北京工业大学, 2022.
- [19] Bayat P, Vogel D, Rodriguez R D, et al. Thermo-mechanical characterization of copper through-silicon vias (Cu-TSVs) using micro-Raman spectroscopy and atomic force microscopy[J]. Microelectronic Engineering, 2015, 137: 101-104.
- [20] 丁英涛, 陈志伟, 程志强, 等. 退火工艺对于 TSV 结构热-机械可靠性影响研究[J]. 北京理工大学学报, 2020, 40: 519-525.
- [21] Chen S, Qin F, An T, et al. Protrusion of electroplated copper filled in through silicon vias during annealing process[J]. Microelectronics Reliability, 2016, 63: 183-193.