

doi: 10.3969/j.issn.1001-3849.2022.11.004

多场耦合研究 PCB 电镀铜

冀林仙*, 王跃峰

(运城学院 物理与电子工程系, 山西 运城 044000)

摘要: 为提高印制电路板电镀铜的镀层均匀性,采用多物理场耦合的有限元方法构建电镀铜模型,探讨了阴极板间距、液面高度、阳极挡板对镀层均匀性的影响,并设计正交实验获得了优化的电镀铜工艺参数。结果表明,阴极板间距越小,镀层越均匀。较低的液面、增加阳极挡板,有利于获得均匀的镀层。采用优化的参数电镀铜,阴极 COV(镀层均匀性)值为 4.7%。这些结论为工业电镀铜工艺的优化提供了一定的理论与实践指导。

关键词: 印制电路;电镀铜;多场耦合

中图分类号: TQ153.1 **文献标识码:** A

Research on Copper Electrodeposition of PCB Based on Multi-Physics Coupling

JI Linxian*, WANG Yuefeng

(Department of Physics and Electronic Engineering, Yuncheng University, Yuncheng 044000, China)

Abstract: In order to improve the uniformity of copper electrodeposition on printed circuit board, the finite element method based on multi-physics coupling was used to structure the model of electrodeposited copper. The influences of the distance between cathodes, height of plating solution and baffle of anode on uniformity of electrodeposited layer were discussed. Further, the optimized parameters of copper electrodeposition were obtained by orthogonal experiment. The results show that the smaller the distance between cathode is, the more uniform the electrodeposition is. Lower liquid level and adding anode baffle help to improve the uniformity of electrodeposition. COV (coating uniformity) is 4.7% when copper is electrodeposited with optimized parameters. These conclusions provide some theoretical and practical guidance for the optimization of industrial copper electrodeposited process.

Keywords: printed circuit; electrodeposited copper; multi-physics coupling

近年来,随着电子设备多功能化的发展,作为电子组装载体的印制电路板(Printed circuit board, PCB)向着轻、薄、短、小的方向发展,PCB线宽和线距的要求越来越小,线路的精度要求也越来越高^[1-2]。电镀铜作为PCB制造的关键环节,镀层品质直接影响电子终端产品的质量与可靠性,镀液的稳定性与镀层的均匀性一直是电镀铜互连研究的

主题^[3-5]。

电镀铜是一个复杂的物理化学过程,包括物质传递(迁移、扩散、对流)过程、化学反应、传热过程等,它们相互耦合,协同作用,共同影响铜的沉积。而且,电镀铜过程受诸多因素影响,镀槽构型、电场线分布、镀液传质方式、镀液组分、基材材质与工艺流程等都会影响镀层性能^[6-9]。然而,采用实验方法

收稿日期: 2022-04-22

修回日期: 2022-05-04

作者简介: 冀林仙(1981—),女,博士研究生,副教授,email:jlxsxb@126.com

基金项目: 山西省高等学校科技创新项目(2020L0553);运城学院科研项目(YQ-2020022)

研究电镀铜过程需要设计这诸多因素条件下的镀铜过程,费时费力、实验周期长、成本高^[10-11]。针对这一现状,一些数值模拟软件被开发,用于电镀铜的研究,优化电镀铜工艺条件^[12-13]。为了提高 PCB 电镀铜镀层均匀性,真实反映工业镀槽的电镀效果,本文采用多物理场耦合的有限元方法,借助高性能计算机,探讨阴极板间距、液面高度、阳极挡板与阴极镀层均匀性的关系,并进行实验验证,优化电镀工艺参数。

1 电镀铜数值模拟

1.1 电镀铜模型的构建

PCB 电镀铜测试板厚为 1 mm,高度为 800 mm,宽度为 600 mm。镀液组分为 120 g/L $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ 、195 g/L H_2SO_4 、65 mg/L Cl^- 、5 ml/L VF-200 加速剂、8 ml/L VF-100 抑制剂、9 ml/L VF-100LR 整平剂。电镀铜数值模拟选取工业电镀线一部分构建电镀铜模型,数值模拟模型如图 1。

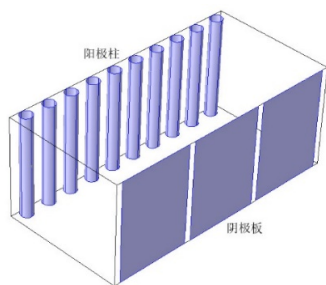


图 1 电镀铜模型

Fig. 1 Model of electrodeposited copper

模型假设:电镀液是牛顿流体;镀液传输特性(如扩散系数,镀液密度,粘度等)与动力学参数在铜沉积过程中保持不变;电镀体系中,相比铜和硫酸盐离子,质子的浓度非常低,忽略质子的物质平衡。

1.2 控制方程与边界条件

电镀铜镀层厚度由法拉第定律确定,阴极铜沉积量(或镀层厚度)与电流密度和电流效率呈正比。

$$d = \frac{M_{\text{Cu}} t}{F n \rho_{\text{Cu}}} \varepsilon_{\text{F}} i \quad (1)$$

式中: M_{Cu} 是铜的分子量, ρ_{Cu} 是铜的密度, F 为法拉第常数, i 为电流密度, t 为电镀时间, ε_{F} 是阴极电流效率, n 为电极反应电子转移数。

电镀铜时,电极表面电流密度与离子通量 N 密

切相关,酸性镀铜液的离子主要包括 Cu^{2+} 、 H^+ 、 SO_4^{2-} ,离子流量满足 Nernst-Planck 方程。

$$N_j = -D_j \nabla c_j - z_j u_{m,j} F c_j \nabla \phi_1 + c_j \vec{u} \quad (2)$$

式中: c_j 为离子 j 的浓度, D_j 为离子 j 的扩散系数, z_j 为离子 j 的电荷数, $u_{m,j}$ 为离子 j 的迁移率, ϕ_1 为电势, \vec{u} 为镀液流速。

阴极电流密度可表示为:

$$i = F \sum_{j=1}^n z_j (-D_j \nabla c_j - z_j u_{m,j} F c_j \nabla \phi_1 + c_j \vec{u}) \quad (3)$$

电极表面电流密度与过电位密切相关。电极过电位包括表面活化过电位和浓度过电位。

电极界面用 Butler-Volmer 方程描述,阴极电流密度可表示为式(4)。

$$i_c = i_0 [\exp(\frac{\alpha_a n F}{RT} \eta_c) - \exp(-\frac{\alpha_c n F}{RT} \eta_c)] \quad (4)$$

式中: i_0 为交换电流密度, α_a 与 α_c 分别为阳极传递系数与阴极传递系数, η_c 为阴极过电位。

当阴极过电位 $> 0.116 \text{ V}$ 时, $\exp(\frac{\alpha_a n F}{RT} \eta_c) \geq \exp(-\frac{\alpha_c n F}{RT} \eta_c)$, Butler-Volmer 方程可用 Tafel 近似描述。

考虑电极上存在的浓度梯度,浓度过电位是粒子表面浓度的函数,Butler-Volmer 方程中引入浓度修正项,阴极电流密度表示为式(5)。

$$i_c = i_0 \frac{c_{\text{Cu}}^s}{c_{\text{Cu}}^b} \exp(-\frac{\alpha_c n F}{RT} \eta_c) \quad (5)$$

式中: c_{Cu}^s 为电极表面铜离子浓度, c_{Cu}^b 为电镀液中铜离子浓度, R 为摩尔气体常数, T 为镀液温度。

2 结果与讨论

2.1 电镀铜均匀性

PCB 电镀铜完成后,取出测试板进行取样分析。阴极板上每间隔 60 mm 取一个点,共 81 个点(如图 2)。测试取样点的镀层厚度 X_i ,计算 COV 以评价镀层分布均匀性。

镀层厚度平均值 \bar{X} 为式(6)。

$$\bar{X} = \frac{1}{n} \sum_{i=1}^n X_i \quad (6)$$

镀层均匀性用 COV 数值评价,表示为式(7)。

$$\text{COV} = \frac{\sigma}{\bar{X}} \times 100\% \quad (7)$$

$$\text{式中 } \sigma = \sqrt{\frac{1}{n-1} \sum_{i=1}^n (X_i - \bar{X})^2}$$

COV 值越小,表明镀层越均匀。电镀铜目标为 COV<6%。

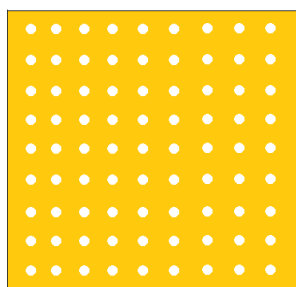


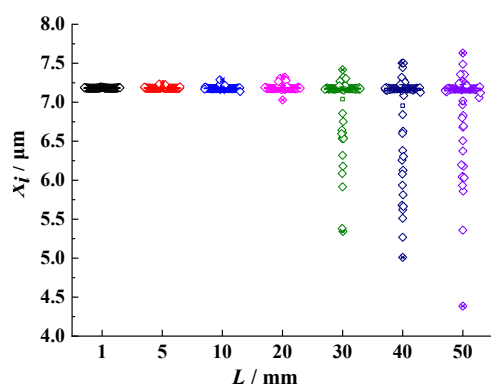
图2 测试板取样点

Fig.2 Sampling points of test plate

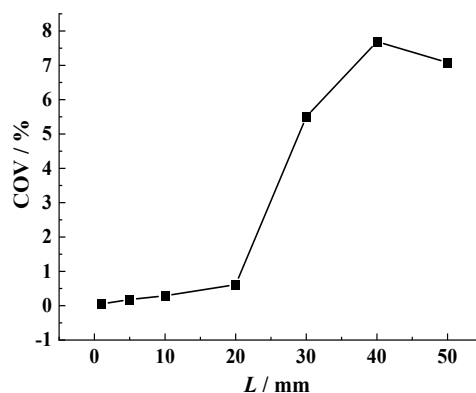
2.2 阴极板间距对均匀性的影响

当阴极板间距 L 为 1~50 mm, 1800 s 时, 阴极板表面镀层厚度与 COV 随 L 变化曲线如图 3 所示。从图 3(a) 中可以看出, 随着 L 的增加, 数据分布范围加

大, 离散点增多, 表明阴极板表面镀层厚度不均匀程度加大。阴极板之间有间隙时, 其间的电镀液中存在导电的自由空间, 这使电力线在阴阳极之间穿行空间扩大, 电场线易于集中, 从而形成阴极板两侧较高电流密度区引起较厚的镀层^[14]。图 3(b) 为 COV 值随 L 的变化曲线。当 L 较小 (0~20 mm) 时, 随着 L 的增加, COV 值从 1 mm 时的 0.05% 变化为 20 mm 时的 0.6%。当 L 从 20 mm 增加到 40 mm, COV 值从 0.6% 增加到 7.7%。随着 L 的继续增加, COV 值略微降低, 但仍大于 7%。这一变化趋势表明, 当 L 小于 20 mm 时, 阴极板距离的减小有助于提高阴极板表面电流密度分布的均匀性, 而获得较均匀的镀层。理想情况下, 当 L 为 0 时, 镀槽内阴极板可被视为一整块板, 镀层均匀性最好。但阴极板为零间距时, 板在前进过程中会发生碰撞, 容易引起表面铜层剥离。因此, 电镀铜制程, 为了保证电镀工序的顺利进行, 获得阴极板表面较均匀的镀层, 阴极板间距 L 不超过 20 mm。



(a) 阴极镀层厚度



(b) COV

图3 阴极镀层厚度与 COV 随 L 的变化趋势

Fig.3 Variation of cathode coating thickness and COV with L

2.3 液位对均匀性的影响

液位也会影响电镀铜镀层均匀性, 用 H 表示液面与阴极板上边缘间的距离。图 4 为 L 为 20 mm 时, 阴极镀层厚度与 COV 随 H 的变化趋势。从图 4(a) 中可以看出, 随 H 的增加, 镀层分布范围变宽, 离散点增加, 阴极表面镀层越不均匀。阴极板上部自由导电空间的加大使得边缘电场线分布密集, 电流密度较大, 铜沉积速度快形成较厚镀层。当阴阳极板尽可能占据整个电镀液深度时, 避免了边缘效应, 阴

极表面电流密度与镀层厚度分布更为均匀。因此, 当阴阳极板刚好处于镀液中, 阴极板镀层均匀性最好。图 4(b) 表明, 随着 H 的增加, COV 值加大。 H 为 0~30 mm 时, COV 值增加缓慢, 从 0.6% 逐步增加为 2.37%。 H 较小时, 阴极表面由于相对均匀分布的电流密度而使得镀层均匀性较好。当阴阳极刚好处于液面时, 镀层均匀性最好。当 H 大于 30 mm 时, COV 值变化较大。 H 为 30 mm 时, COV 值为 2.37%。 H 为 50 mm 时, COV 值为 14.2%。 COV 数

值越大,镀层均匀性越差。阴极板上部较高的液位使导电自由空间增大,边缘效应引起电场线分布集中,形成较高电流密度区,引起阴极板上部较厚的镀层,使 COV 值增大,镀层均匀性变差。对于工业电镀生产线,为了获得均匀性较好的镀层,需控制阴极

板上部液位小于 30 mm。除此之外,为了提高 PCB 镀层均匀性,常在电镀槽中加入阳极挡板^[15]。阳极挡板改变了镀液导电自由空间的电场线分布,避免了边缘效应,这有利于形成较为均匀的镀层。

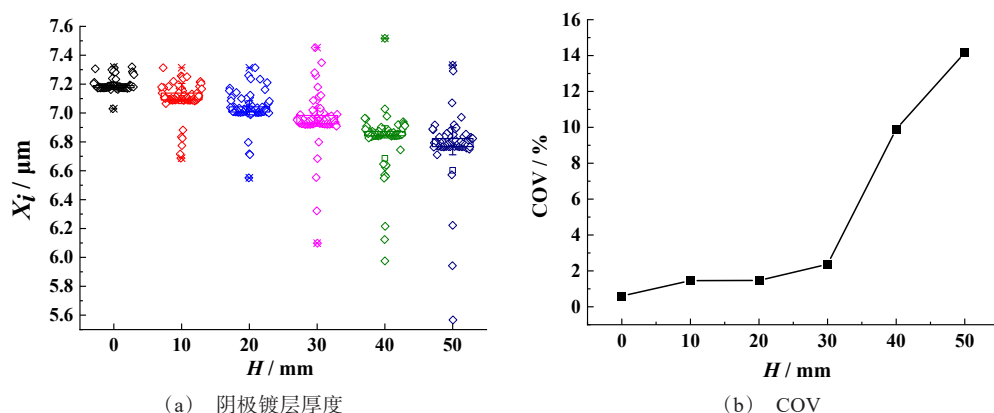


图 4 阴极镀层厚度与 COV 随 H 的变化趋势

Fig. 4 Variation of cathode coating thickness and COV with H

2.4 阳极挡板对均匀性的影响

加入阳极挡板的电镀槽,用 h 表示阳极挡板高度。当阴极板间距为 20 mm,液面距阴极上边缘 20 mm 时,阴极镀层与 COV 随 h 变化趋势如图 5 所示。图 5 清晰表明, h 对阴极铜层的均匀性有较大的影响。不加阳极挡板时, COV 值为 1.46。加入阳极挡板后,随着 h 的增加, COV 值变小,即阴极表面镀层变得更加均匀。当阳极挡板高度为 30 mm 时, COV 值为 1.25。阳极挡板分开了导电自由空间,并

改变了槽内空间电场分布,通过限制边缘处的电场使得阴极表面电流密度分布均匀,从而形成均匀的镀层^[16-18]。随着阳极挡板的继续加大, COV 值变化不大。但 h 超过 50 mm 时, h 的继续加大引起了 COV 值变大,即空间电场线的不均匀分布,使得阴极镀层不均匀程度加大。因此,电镀铜时,增加阳极挡板可以提高阴极镀层的均匀性。为了提高镀层的均匀性,需要选择合适大小的阳极挡板。模型使用的镀槽,合适的阳极挡板高度为 30~50 mm。

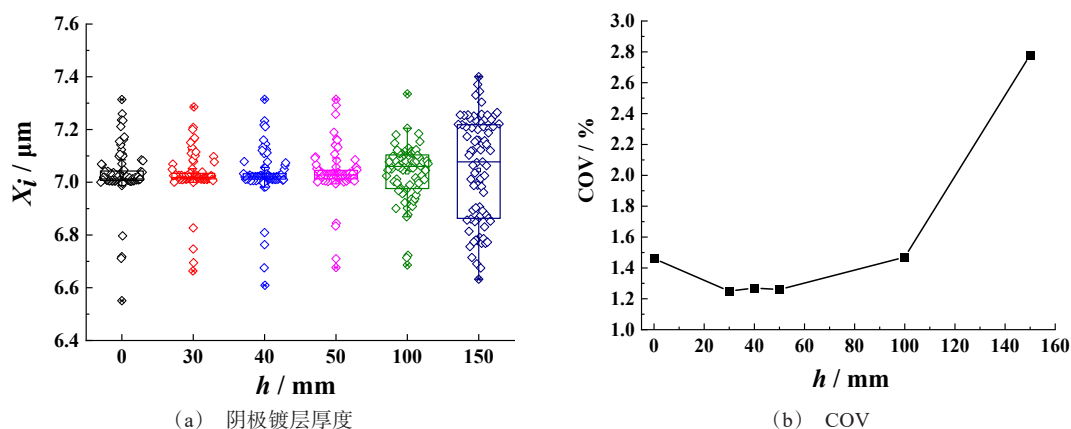


图 5 阴极镀层厚度与 COV 随 h 的变化趋势

Fig.5 Variation of cathode coating thickness and COV with h

3 电镀铜实验验证

3.1 仪器与材料

双面覆铜板、电镀液(组分同上)、龙门电镀线、金相显微镜、磨片机、铜厚测试仪。

3.2 电镀铜实验

测试板经除油、水洗、微蚀、水洗、酸洗、电镀铜后,取出烘干,测量板面铜层厚度,计算COV。

影响电镀铜均匀性的因素包括几何因素与电化学因素。几何因素包括镀槽形状、阳极形状、阴阳极距离及相对位置,辅助挡板等。实验中保持镀液组分和浓度不变,选取阴极板间隙 A 、液位高度 B 、浮架遮挡高度 C 三个因素作为试验因素,每个因素取三个水平得到试验因素-水平表1。

表1 因素-水平表

Tab. 1 Factor-level table

因素 水平	A 阴极板间隙/ mm	B 液位高度/ mm	C 浮架遮挡高 度/mm
1	5	5	10
2	10	10	15
3	15	20	20

电镀铜实验选取 $L_9(3^4)$ 正交表安排实验,将COV作为指标评价电镀铜层的性能,分析这些因素对电镀铜均匀性的影响,并优化电镀铜工艺。

3.3 结果分析

正交实验结果和极差分析结果列于表2。

极差 R 的数值大小表明,这三个因素对镀层均匀性的影响程度为 $C>B>A$,指标因素如图6所示。从图6可以看出,当挂板间隙小于10 mm,液面高度小于10 mm时,对镀层均匀性影响较小。随着挂板间隙与液面高度的持续增加,导电自由空间的加大,使阴极板边缘电场线集中,引起较大电流密度,形成较厚的镀层,导致COV值变大,即镀层均匀性变差。辅助挡板对镀层均匀性的影响较大,工业电镀铜需要根据镀槽选择合适的浮架位置,以保证阴极表面镀层的均匀性^[19-20]。这一结论和数值仿真获得的结论相符合,证明采用多物理场耦合的有限元方法进行电镀铜的仿真是行之有效的。以COV值为电镀铜均匀性评价指标,优化的电镀参数为 $A_2B_1C_2$ 。

选取阴极板间隔为10 mm,液面高度为5 mm,浮架遮挡高度为15 mm,进行电镀铜实验,获得阴极

表2 电镀铜实验结果与极差分析结果

Tab.2 Experimental results of copper electrodeposition and range analysis results

序号	A	B	C	试验指标 COV/%
1	5	5	10	8.6
2	5	10	15	6.7
3	5	20	20	11.5
4	10	5	15	4.7
5	10	10	20	9.8
6	10	20	10	11.6
7	15	5	20	12.8
8	15	10	10	9.9
9	15	20	15	10.0
K_1	26.8	26.1	30.1	
K_2	26.1	26.4	21.4	
K_3	32.7	33.1	34.1	
k_1	8.9	8.7	10.0	
k_2	8.7	8.8	7.1	
k_3	10.9	11.0	11.4	
R	2.2	2.3	4.2	

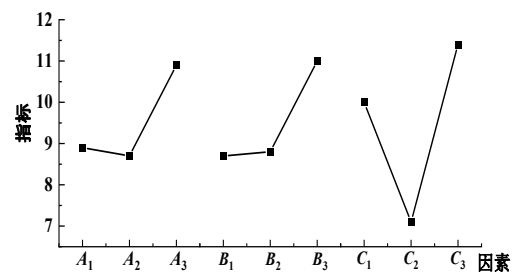


图6 电镀铜指标-因素图

Fig.6 Index-factor diagram for copper electrodeposition

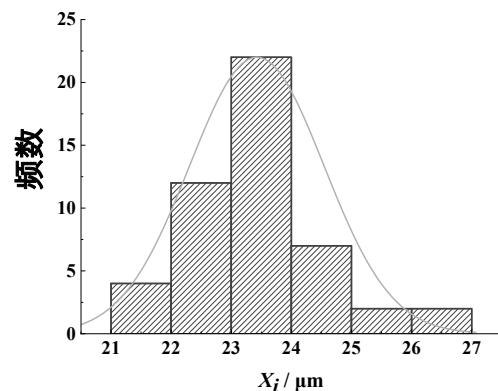


图7 镀层厚度统计分布

Fig. 7 Statistical distribution of coating thickness

表面镀层厚度分布如图 7 所示。统计镀层厚度得到 COV 值为 4.7%, 这一结果达到了工业电镀铜工艺镀层均匀性要求。

4 结语

电镀铜作为 PCB 制程一道重要的工序, 镀层质量的好坏直接影响电路板的外观和性能。本文采用多物理场耦合的有限元方法讨论了 PCB 电镀铜的镀层均匀性, 阴极板间距、液面高度、阳极挡板都会影响阴极表面电流密度与镀层分布。阴极板间距越小, 镀层分布越均匀, 阴极板间距应小于 20 mm。液面高度也会影响镀层分布的均匀性。为了获得均匀性较好的镀层, 需控制阴极板上部液位小于 30 mm。而且, 镀槽内增加阳极挡板可以调整槽内电场线分布, 改善阴极板表面电流密度分布, 从而提高镀层均匀性。进一步设计了正交实验, 对电镀铜参数进行优化, 选取阴极板间隔为 10 mm, 液面高度为 5 mm, 浮架遮挡高度为 15 mm, 阴极 COV 值为 4.7%, 这一结论为工业电镀铜研究提供了一定的理论与实践指导。

参考文献

- [1] 周苗森, 张雨, 沈喜训, 等. 三维封装硅通孔铜互连电镀工艺研究进展[J]. 电镀与涂饰, 2021, 40(5): 358-361.
- [2] 赖志强. 高速电镀铜构建印制电路互连微孔的研究与应用高速电镀铜构建印制电路互连微孔的研究与应用[D]. 成都: 电子科技大学, 2020.
- [3] 彭佳, 程骄, 王翀, 等. PCB 电镀铜添加剂作用机理研究进展[J]. 电镀与精饰, 2016, 38(12): 15-22.
- [4] 李虎, 周光波. 电镀液对镀层均匀性及镀层厚度影响分析[J]. 当代化工研究, 2020, (13): 155-156.
- [5] 张三元, 张磊. 电镀层均匀性和镀液稳定性[M]. 北京: 化学工业出版社, 2010.
- [6] 张志梁, 张迎. 钢铁基体无预镀直接强酸性镀铜工艺[J]. 材料保护, 2021, 54(7): 89-92.
- [7] 周苗森, 张雨, 沈喜训, 等. 芯片电镀铜添加剂的研究进展[J]. 电镀与精饰, 2022, 44(2): 60-65.
- [8] 陈明. 一种碳纤维表面化学镀铜方法[J]. 材料保护, 2021, 54(增 1): 37-41.
- [9] 王赵云, 金磊, 杨家强, 等. 高密度互连印制电路板孔金属化研究和进展[J]. 电化学, 2021, 27(3): 316-331.
- [10] 朱凯. 金属沉积构建电子元件电气互连结构的研究与应用[D]. 成都: 电子科技大学材料与能源学院, 2019.
- [11] Xiang J, Wang S X, Li J, et al. Electrochemical factors of levelers on plating uniformity of through-holes: simulation and experiments[J]. Journal of the Electrochemical Society, 2018, 165(9): E359-E365.
- [12] Ji L X, Wang S X, Wang C, et al. Improved uniformity of conformal through-hole copper electrodeposition by revision of plating cell configuration[J]. Journal of the Electrochemical Society, 2015, 162(12): D575-D583.
- [13] 冀林仙. 基于多物理场耦合的印制电路电镀铜互连研究[D]. 成都: 电子科技大学, 2016.
- [14] 雍慧君, 张利华. 电镀均匀性影响因素探究及改善[J]. 印制电路信息, 2012(增 1): 254-259.
- [15] 陈金文, 汪忠林, 何燕春, 等. 电镀槽布局对全板镀铜均匀性的影响[J]. 印制电路信息, 2018, 26(10): 41-44.
- [16] 金晶. 立式连续电镀槽中镀层均匀性的改善作用研究及多物理场耦合分析[D]. 上海: 上海交通大学, 2013.
- [17] 肖发新, 曹岛, 毛建伟, 等. 印制线路板酸性镀铜组合添加剂的工艺性能[J]. 材料保护, 2011, 43(7): 30-34, 7.
- [18] 据文涛, 徐舒婷, 屠道航, 等. 微细凹槽电沉积铜工艺及影响因素研究[J]. 电镀与精饰, 2022, 44(4): 30-35.
- [19] 叶汉雄, 邱成伟, 谭才文. 传统龙门式电镀线改造单槽脉冲电镀的实践[J]. 印制电路信息, 2021, 29(8): 22-27.
- [20] 凌家锋. 一种新型铜槽模型对电镀均匀性提升的研究[J]. 印制电路信息, 2015, 23(3): 117-121.