

doi: 10.3969/j.issn.1001-3849.2026.04.002

有机添加剂协同调控陶瓷基板厚铜电沉积

王骥腾¹, 何潇熙¹, 杨瑞泉², 王守绪², 何为², 周明吉³, 陈苑明²

(1. 河北中瓷电子科技股份有限公司, 河北 石家庄 050299; 2. 电子科技大学 材料与能源学院, 四川 成都 610054;
3. 珠海驰方电子有限公司, 广东 珠海 519175)

摘要: 陶瓷基板以其高导热性、高绝缘性、高机械强度、高化学稳定性和低热膨胀系数等优良特性, 成为目前电子封装领域研究的热点。铜电沉积是陶瓷基板中实现电气连接的主要方式, 厚铜电沉积质量直接影响到热量传递和信号传输稳定性。有机添加剂通过分子特有官能团可在阴极表面电流密度峰值区域选择性吸附, 形成动态电流分布调节机制, 有效改善镀液在微观尺度的整平能力。为量化评估添加剂作用效果, 本研究采用哈林槽实验研究了3种不同种类添加剂对金属铜镀层生长的影响及对电沉积表面的调控效果, 并通过表面粗糙度和铜层厚度均匀性评估了添加剂作用下镀液的调控能力, 实现厚度差值 $\pm 2\ \mu\text{m}$ 的陶瓷基板 $120\ \mu\text{m}$ 厚铜均匀电镀, 铜层表面粗糙度仅为 $0.014\ \mu\text{m}$ 。

关键词: 有机添加剂; 陶瓷基板; 厚铜电沉积

中图分类号: TQ153.1; TN41 文献标志码: A

Synergistic modulation of organic additives for thick copper electrodeposition on ceramic substrates

WANG Jiteng¹, HE Xiaoxi¹, YANG Ruiquan², WANG Shouxu², HE Wei², ZHOU Mingji³, CHEN Yuanming²

(1. Hebei Sinopack Electronic Technology Co., Ltd., Shijiazhuang 050299, China; 2. School of Materials and Energy, University of Electronic Science and Technology of China, Chengdu 610054, China; 3. Zhuhai Chifang Electronics Co., Ltd., Zhuhai 519175, China)

Abstract: Due to the excellent properties including high thermal conductivity, superior insulation performance, robust mechanical strength, outstanding chemical stability and low coefficient of thermal expansion, ceramic substrates have become a hot research in the field of electronic packaging research. Electroplating copper is the primary method for achieving electrical interconnects on ceramic substrates. Thermal management efficiency and signal transmission stability in high-density packaging applications could be directly affected by the quality of thick copper. Organic additives play a pivotal role in regulating the electrodeposition process through specific functional group adsorption at high current density regions on the cathode surface. This adsorption mechanism effectively modulates current distribution across the electrode interface while enhances micro-level leveling capability of the plating solution. To quantify the effects of additives performance, Haring cell experiments were used to investigate three types of additives on the growth of copper plating layer and surface regulation efficacy. Meanwhile, surface roughness and copper layer thickness uniformity were employed to analyze the regulating performance of the formulas with additives, thereby resulting in plating uniformity with thickness variation controlled of $\pm 2\ \mu\text{m}$ across

收稿日期: 2025-05-09 修回日期: 2025-07-08

作者简介: 王骥腾(1990—), 男, 硕士生, 研究方向为陶瓷基板金属化工艺, e-mail: jiteng.wang@sinopack.cc

通信作者: 陈苑明(1985—), 男, 博士, 教授, 研究方向为印制电路先进材料与技术, e-mail: ymchen@uestc.edu.cn

基金项目: 四川省自然科学基金面上项目(2025ZNSFSC0382); 国家自然科学基金面上项目(22572020)

引用信息: 王骥腾, 何潇熙, 杨瑞泉, 等. 有机添加剂协同调控陶瓷基板厚铜电沉积[J]. 电镀与精饰, 2026, 48(4): 10-17.

WANG Jiteng, HE Xiaoxi, YANG Ruiquan, et al. Synergistic modulation of organic additives for thick copper electrodeposition on ceramic substrates[J]. Plating and Finishing, 2026, 48(4): 10-17.

120 μm thick deposits and surfaces roughness value of 0.014 μm on ceramic substrates.

Keywords: organic additives; ceramic substrate; thick copper electrodeposition

陶瓷基板是一种高性能的电子封装基材,主要由氧化铝、氮化铝等陶瓷材料制成,其具备高导热性、高绝缘性、高机械强度、高化学稳定性和低热膨胀系数等优良特性,被广泛应用于集成电路、混合集成电路、功率电路等电子元件的封装基板,有效提高了电子元件的稳定性和可靠性。

陶瓷基板金属化质量是影响产品可靠性的关键因素^[1]。由于芯片平整化封装的要求升高,对陶瓷基板的金属层厚度和均匀性提出了更高要求^[2]。陶瓷基板沉积铜技术是一种高精度、高性能的工艺,可实现在陶瓷基板的表面沉积一层或多层铜金属层,为现代电子封装以及高频电路等领域带来了革命性的进步^[3-4]。

陶瓷基板电沉积厚铜通常通过直接沉积铜技术或薄膜直接沉积铜技术实现^[5]。直接沉积铜技术利用激光在陶瓷基板上打孔,并借助半导体工艺在孔内和表面沉积铜作为种子层,再通过电沉积工艺填充孔洞并增厚铜层^[6]。这种技术能够确保线路的高精度和表面的平整度偏差,满足了对封装基板高精度要求的应用场景^[7]。

薄膜直接沉积铜技术则首先在陶瓷表面形成一层铜薄膜,随后通过电沉积技术进一步加厚铜层^[8]。通过优化电沉积工艺参数,如调整镀液成分、缩短阳极排列长度、调整阳极所挂载的钛篮间距等,可以显著提升电沉积铜层的均匀性,从而增加了在陶瓷表面制作精细线路的可能性。陶瓷基板电沉积厚铜技术的优势不仅在于其高精度和高导热性,还体现在其耐高温、耐腐蚀以等方面^[9-10]。陶瓷基板本身能够承受高温和恶劣环境,结合铜金属的导电性为电子元器件提供了高效散热解决方案,延长了使用寿命并提高了可靠性^[11-12]。

以往研究虽探索了铜电沉积工艺及添加剂作用^[5-7],但缺乏对添加剂微观调控机制的深入理解,实现高精度、高均匀性厚铜电镀面临挑战。本论文系统研究了3种不同种类添加剂对金属铜镀层的影响,成功实现厚度差值 $\pm 2 \mu\text{m}$ 的陶瓷基120 μm 厚铜均匀电镀,表面粗糙度仅0.014 μm 。本研究在获得高厚度铜层的同时,显著提升了表面粗糙度和厚度均匀性,为陶瓷基板厚铜电沉积工艺的优化提供了有力的技术支持,有望推动电子封装技术向更高精度、更高性能的方向发展。

1 实验

1.1 实验材料

用于配置电镀液的药品,如五水硫酸铜购于广东光华科技股份有限公司;加速剂、抑制剂、整平剂购于上海阿拉丁试剂有限公司;浓盐酸、浓硫酸购于国药化学品有限公司;表面镀铱钛网购于宝鸡智铭特种金属有限公司;双面覆铜陶瓷基板获取自中瓷电子科技股份有限公司,本文中所有化学试剂均为分析纯。

1.2 陶瓷基板的电沉积厚铜工艺流程

陶瓷基板的电沉积厚铜工艺流程包含制作基板、制作种子层、图形光刻、电镀加厚、化学机械研磨和电镀镍金等步骤。图1展示了陶瓷基板上厚铜电沉积的完整工艺流程及配套设计的正反面图形布局。首先在步骤(a)开展基板制作,依据后续加工对材料综合性能,如平整度、耐温性等要求,制备出具备适配物理与化学属性的基底材料;随后于步骤(b)采用磁控溅射工艺制作种子层,该层凭借良好导电性紧密贴合基板,为铜层均匀沉积搭建导电桥梁,引导铜原子有序生长以规避沉积缺陷;接着在步骤(c)进行图形光刻,借助曝光、显影等精细手段,在基板表面精准形成电路图形轮廓,其精度直接关乎最终电路的分辨率与线宽线距等关键指标^[13-14];完成光刻后进入步骤(d)电镀加厚,将基板置于含铜离子电镀液中,在电流作用下铜离子于图形区域还原成铜原子并堆积,逐步达成所需铜厚标准,满足信号传输与散热等性能需求^[15-17];当铜层厚度达标后,步骤(e)开展化学机械研磨(Chemical Mechanical Grinding, CMP),利用化学腐蚀与机械摩擦协同作用,对铜层表面进行平坦化处理,去除多余铜料并改善表面平整度与粗糙度,消除电镀缺陷,为后续工艺提供平整表面以保障多层电路稳定互连^[18-20];之后于步骤(f)进行电镀镍金,先镀镍层作为阻挡层防止铜原子扩散,避免电路性能劣化与焊接不良,再镀金层凭借其优异导电性、抗氧化性和可焊性,保护镍层与铜层免受侵蚀,提升电路在封装、焊接等环节的可靠性与稳定性^[21-22]; (g)和(h)提供用于光刻工序的正反面图形信息,其中包含电路图形的精确位置、尺寸、间距等参数,是图形光刻的关键依据,确保正反面电路图形精准制作,实

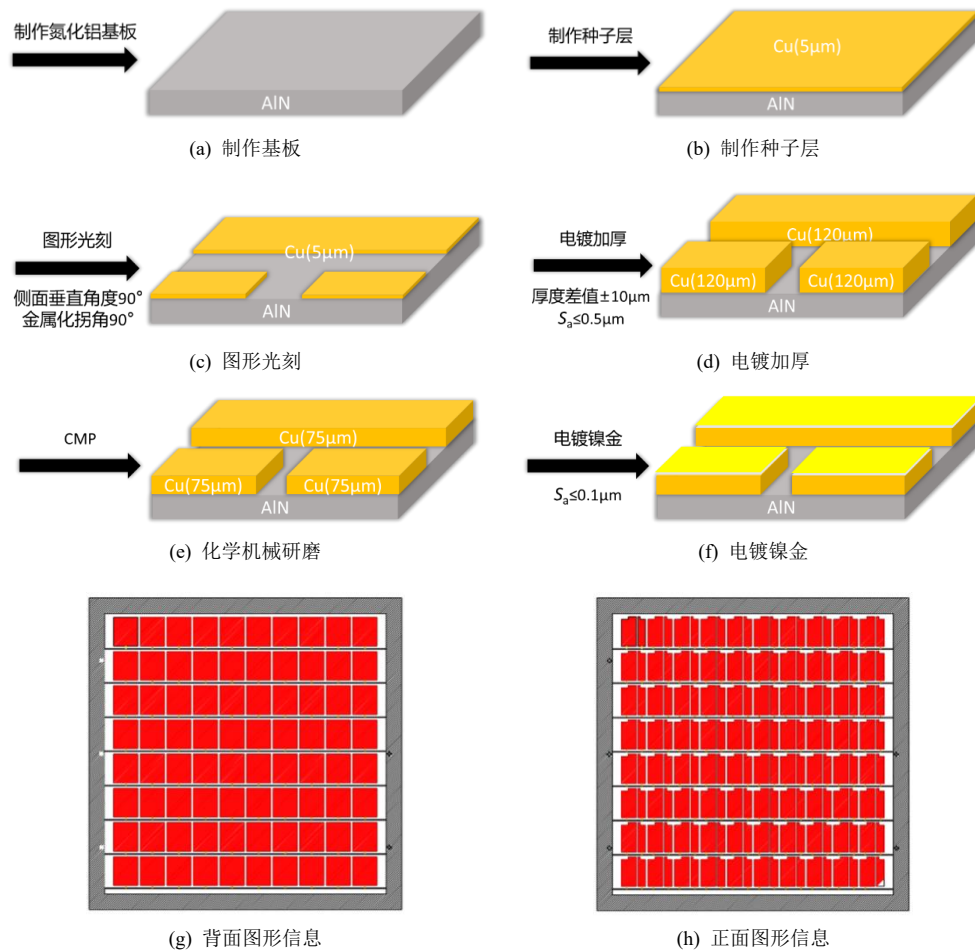


图 1 陶瓷基板电沉积厚铜流程及设计的正背图型

Fig.1 Positive and back diagram of the process and design of electrodeposition of thick copper on ceramic substrates

现多层电路精准对位与互连，构建出功能完备的陶瓷基板厚铜电路结构。

1.3 直流电沉积测试

直流电沉积测试，指借助直流电源开展恒压或恒流电沉积模拟^[13]。哈林槽测试常被用于模拟实际生产中的大规模电沉积过程。图2展示了哈林槽电

沉积测试原理，即在镀液内放置一片待镀铜的阴极试片，通过控制电流密度，让电流经由电极流入电解液，促使铜离子还原成金属铜，并沉积在阴极上。通常哈林槽容积为1 500 mL，阴极采用5 cm宽的覆铜板，阳极采用6 cm宽的磷铜阳极板，两者浸入溶液的深度均为10 cm。在施镀过程中以2 L/min气流量对阴极进行鼓泡操作，以此保证镀液成分均匀，实现充分的传质效果。

1.4 镀层测试与表征

本研究采用多模态材料表征技术系统解析铜镀层质量特性。表面微观形貌分析依托HITACHI S3400型场发射扫描电子显微镜SEM。镀层表面粗糙度量通过KEYENCE VK-X100型3D激光共聚焦显微镜实现。采用OLMPUS MX61L型金相显微镜配合图像分析软件，对镀层横截面进行多区域厚度测量。晶体结构表征工作由PHILIPS X'PERT MPD型X射线衍射XRD完成，通过Cu-K_α辐射源获取镀层衍射图谱。

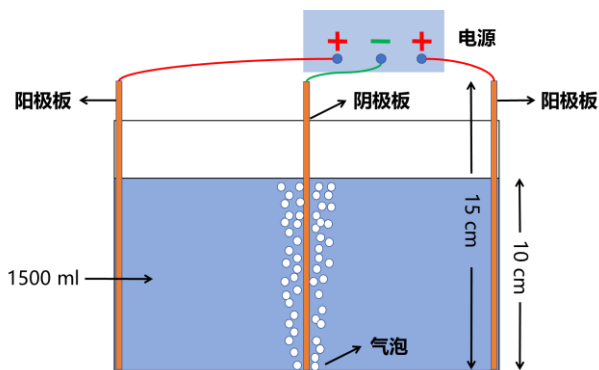


图 2 哈林槽示意图

Fig.2 Schematic diagram of Haring cell structure

2 结果与讨论

2.1 哈林槽试验

哈林槽试验主要应用于陶瓷基板图形电沉积产品的电沉积均匀性测试。采用3因素3水平正交试验设计,研究抑制剂A、加速剂B和整平剂C在不同水平组合下对沉积铜平整度、光亮度和厚度的综合影响。哈林槽正交试验对应的试验方案如表1所示,表内光亮亮度、平整度、厚度均一性栏目中数字1表示合格,数字0表示不合格。分别将抑制剂A设置为 $A_1=200$ mg/L、 $A_2=300$ mg/L和 $A_3=400$ mg/L;光亮剂B设定为 $B_1=2$ mg/L、 $B_2=5$ mg/L和 $B_3=10$ mg/L;整平剂C浓度设定为 $C_1=2$ mg/L、 $C_2=5$ mg/L和 $C_3=10$ mg/L。

表1 不同含量A、B和C镀液的哈林槽正交实验方案

Tab.1 Orthogonal experimental scheme for Haring cell with different contents of A, B and C plating solutions

编号	A	B	C	光亮 度	平整 度	厚度 均一性
1	1	1	2	0	0	0
2	2	1	1	1	1	0
3	3	1	3	0	0	0
4	1	2	1	0	1	1
5	2	2	3	0	0	1
6	3	2	2	0	1	1
7	1	3	3	0	1	0
8	2	3	2	1	0	1
9	3	3	1	1	0	1

在针陶瓷基板电沉积厚铜工艺的哈林槽试验中,1号和5号试验的沉积层质量较差,出现了大量铜瘤。经分析得,这是由于其添加剂组合不合理所引发的。铜离子在镀液中无法实现均匀分布与有序沉积,而是在局部区域过度聚集并快速沉积,从而致使沉积层表面形成大量凸起的铜瘤,严重影响沉积层的外观与质量。4号试验沉积层略微发雾,表明沉积层的微观结构发生了变化,进而对其光反射性能产生了一定程度的负面影响。光反射性能的改变意味着沉积层表面的平整度、光滑度等光学相关特性出现了偏差。8号试验的结果,其光亮亮度表现良好,但平整度欠佳。分析得,此条件下无法有效地控制铜离子的沉积过程,难以保证沉积层在生长过程中各个区域的均匀性,导致沉积层表面出现起伏不平,影响整体的平整度。

综合对各个试验结果的分析,最佳实验组合应为 $A_3+B_3+C_3$ 。由于在试验中没有出现亮度、平整度、厚度均一性都合格的产品,因此当前正交试验的水平设置不在最佳区间内。值得注意的是,为确保沉积面达到光亮且平整的理想状态,光亮剂B需增大用量。光亮剂在镀液体系中能够有效抑制铜离子的快速无序沉积,为铜离子的沉积过程提供更为稳定且均匀的环境,进而促进沉积层在整个陶瓷基板表面均匀、致密地生长,最终实现光亮且平整的优质沉积层效果。

2.2 添加剂对比对厚沉积均匀性影响

在陶瓷基板的电沉积厚铜的沉积铜工艺中,沉积铜对比对铜层质量起关键作用,其核心影响在于铜层晶粒的生长行为,能决定厚铜沉积均匀性。厚铜沉积均匀性作为衡量铜层质量的关键指标,涵盖电沉积加厚铜层的厚度差值(± 20 μm)、厚度分布以及表面状态等。

根据正交试验结果,确定了沉积铜配比1,即抑制剂A为400 mg/L、加速剂B为10 mg/L、整平剂C为10 mg/L。图3是添加剂配比1下的产品外观图及显微图。如图3(a),工艺改良后的样品颜色均匀一致,且表面无任何明显的铜瘤、凸点等外观瑕疵,沉积层质量得到了大幅提升。进一步通过图3(b)的配比1样品显微图观察,可见铜层结构致密,无明显铜瘤等缺陷,再次验证了优化后的沉积铜配比的性能。但在图3(b)中出现了边缘厚度过高的缺陷,对其进行金相切片得到图3(c),发现中心区域和靠近干膜的边缘区域之间铜层厚度差值约27 μm ,超出 ± 20 μm 的控制范围。

此外,厚沉积铜的均匀性除了关乎铜层本身的质量外,其对后续工艺同样有影响。在CMP步骤中,均匀的铜层厚度能使CMP过程更加高效,减少因厚度不均导致的过度研磨或研磨不足现象,提高生产效率并降低废品率。同时,沉积均匀性会影响电沉积镍金后的产品外观,若铜层厚度不均匀或表面存在缺陷,在电沉积镍金后这些问题会进一步凸显。

铜晶粒生长的均匀性主要由加速剂和整平剂共同控制。图4(a)(b)中的圆圈状缺陷和外观上表现为脏污、麻点是由于加速剂浓度不足、整平剂浓度过高导致的:当加速剂不足以在铜层完全吸附时,导致生长速度不同,引起铜层的晶粒大小和致密度不同。

随着整平剂浓度的增加,电沉积厚铜的形貌由平面形变为凹形,最后变为凹形。对于圆顶型截面

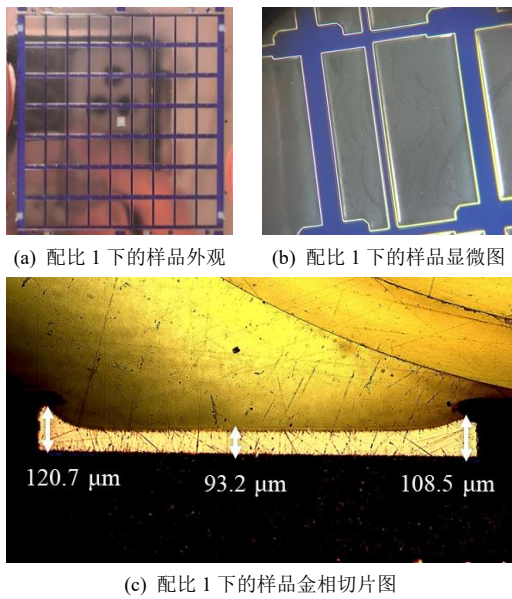


图3 添加剂配比1下的样品外观图及金相切片图

Fig.3 Appearance diagram and metallographic section diagram of the sample under additive mixture 1

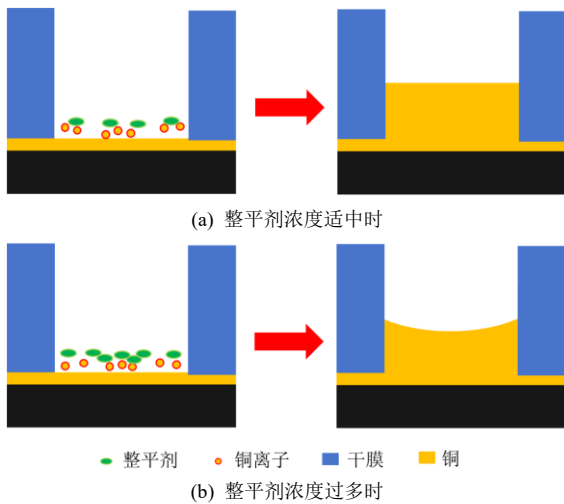


图4 整平剂浓度与沉积层截面形状的关系

Fig.4 Relationship between leveler concentration and cross-sectional shape of sedimentary layer

产生原因的解释是，在低浓度下，整平剂的抑制作用不足。考虑到扩散边界层分布，扩散到底部中心的Cu²⁺应该比扩散到边缘或角落的Cu²⁺快；当整平剂浓度上升时，特征底部中心的扩散整平剂浓度会比特征拐角处的扩散整平剂浓度略高一些。这种浓度差异会对底部中心铜离子的还原过程产生抑制作用，同时还会抵消更高浓度Cu²⁺所带来的优势。最终，整个底面能够达到近乎相等的电沉积速率，从而形成平坦的沉积铜层，如图4(a)所示。随着整平剂浓度的进一步增加，底部中心的添加剂应远高于

底角的添加剂，导致底部中心的铜还原速度慢于底角的铜还原速度，因此产生凹面的剖面，如图4(b)所示。

结合图4整平剂浓度与沉积层截面形状关系，增加加速剂浓度的同时减少整平剂含量之后，确定了沉积铜配比2，即抑制剂A为400 mg/L、加速剂B为20 mg/L、整平剂C为8 mg/L。如图5所示，添加剂配比2的样品外观平整光亮，边缘位置过厚现象消失；在显微镜下观察无明显缺陷，表面状态良好；在金相切片图中，厚度均匀性提高，两侧与中心位置厚度基本一致，厚度差值小于1 μm。在此条件下选择10个样品进行5点均匀取样，测量整版厚度差值。经测量厚度极差为12~19 μm，总体厚度平均值为114.2 μm，方差为6.87。

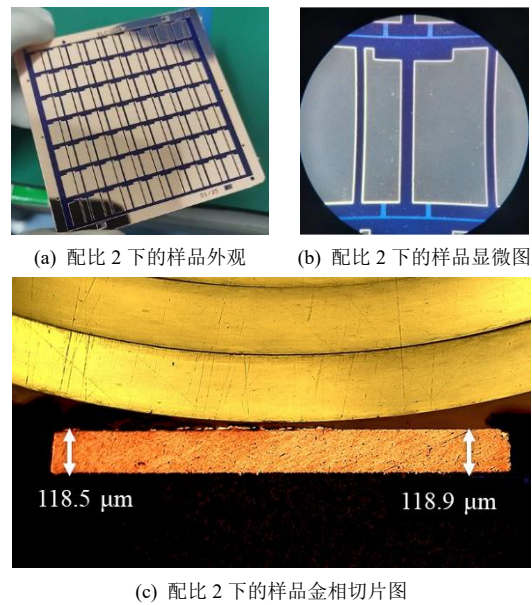


图5 添加剂配比2下的样品外观图及金相切片图

Fig.5 Appearance and metallographic section diagram of the sample under additive mixture 2

2.3 添加剂对比对电沉积铜镀层表面状态影响

研究沉积层的表面状态，是探究添加剂对铜沉积过程影响的重要手段，本文围绕沉积层的表面粗糙度和扫描电镜图对表面状态进行分析。采用激光共聚焦显微镜对不同配比下厚铜样品沉积层表面的粗糙度进行测试，结果如图6(a)和图6(c)所示。配比二所获得的样品表面粗糙度为S_a=0.125 μm，低于配比1的S_a=0.162 μm。综合两种配比下样品的表面状态和光亮度来看，随着沉积层表面粗糙度的下降，光亮度与表面平整度均得到提升。这表明经过配比优化沉积层的表面质量得到了进一步提升。在图6(b)和图6(d)的扫描电镜图中出现了同样的结果，

在对配比2所获得的沉铜层进行观察时,发现其表面更为平整。铜晶粒有序地在表面沉积、堆叠,分布呈现出高度的均匀性,结晶致密,晶粒间不存在

孔隙。这种微观结构具备显著优势,由于铜晶粒间的接触面积得到有效增加,进而使得接触电阻减小,最终提升铜互连导电性。

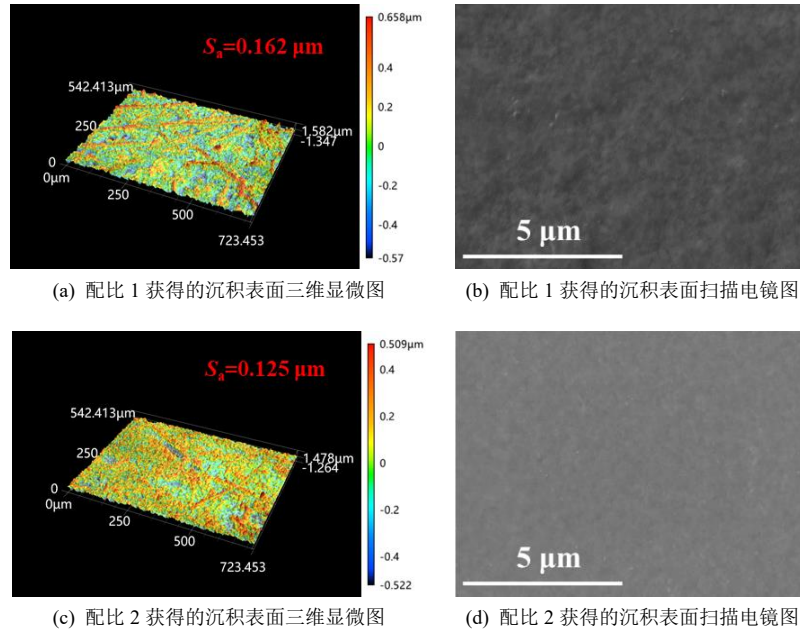


图6 不同配比下厚铜样品沉积层表面激光共聚焦显微镜图和扫描电镜图

Fig.6 Laser confocal microscopy and scanning electron microscope images of the surface of thick copper sample deposition layer at different mixtures

采用XRD进行晶体学分析,旨在揭示不同镀液中沉积层表面的择优取向。在 2θ 为 $30^\circ\sim 80^\circ$ 范围内,以 $5^\circ/\text{min}$ 的扫描速度和 0.02° 的步长采集衍射图谱。从图7所示的XRD谱图中,可以清晰地观察到3个尖锐的衍射峰,它们分别出现在 43.3° 、 50.4° 和 74.1° 附近。根据JCPDS 04-0836标准卡,这3个衍射峰依次对应铜晶面的(111)、(200)和(220),这些晶面属于铜晶胞的面心立方结构。值得注意的是,在谱

图中并未出现 Cu_2O 和 CuO 的衍射峰^[23-24],表明镀铜层具有较高的结晶度和纯度。此外,在整个XRD谱图中,配比1和配比2获得的铜面中Cu(111)衍射峰的强度均最为突出,这意味着铜原子在沉积过程中优先选择(111)晶面取向,且配比2铜面的(111)晶面取向更为突出。

2.4 添加剂对比对沉积层后续工序影响

沉积铜表面粗糙度对热导率、附着力、耐磨性、耐腐蚀性、可焊接性性和接触刚度等多个方面都有显著影响^[25]。因此,在沉积铜过程中需要严格控制表面粗糙度,以确保其性能和质量。在陶瓷基板沉积铜过程中,需要对分级CMP的无氧铜进行电沉积镍金以作表面防腐,铜面的粗糙度会直接影响到电沉积镍金后产品的表面状态。

在电沉积镍金前需要对CMP后的铜作酸洗和微蚀,酸洗和微蚀通常会改变铜层表面粗糙度。经过处理的铜表面状态同样与铜晶粒的生长情况密切相关^[22],如图8所示。当铜晶粒细致且结晶致密时,微蚀后的铜表面粗糙度更低。当铜晶粒粗大且结晶较疏松时,微蚀后的铜表面粗糙度会较大,如图8(a)所示;经过优化后的配比能降低晶粒大小起

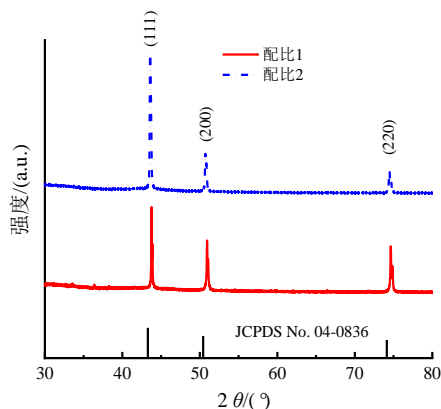


图7 不同配比下厚铜样品沉积层表面X射线衍射图

Fig.7 X-ray diffraction patterns of the surface of deposited thick copper at different mixtures

到细化晶粒的作用，在粗糙度测试中的表现为 R_a 更低表面更光滑，如图8(b)所示。

由图8可以得到，为了确保微蚀后的表面粗糙度处于较低水平，需要对铜晶粒生长过程进行调控，包括调整添加剂配比即主要调节整平剂C的添加量，与抑制剂A和加速剂B形成协同调控作用优化电沉积铜层的表面状态；通过调整电流密度可以使在同一配比下(固定的阴阳极分布、鼓泡速率和同样的A、B、C添加量)晶粒大小进一步降低，获得同等条件下表面平整度提升。

图9呈现的是不同配比下的厚铜样品电镍金表面状况。性能优良的电沉积镍金层，不仅可以起到出色的防腐保护作用，还能够让陶瓷基板具备更高的美观度与可靠性。由于铜的生长情况存在差异，

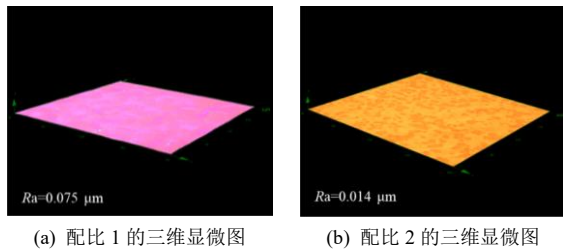


图 8 不同配比下厚铜样品经过 CMP、微蚀处理后的表面粗糙度测试结果

Fig.8 Test results of surface roughness of thick copper samples under different mixtures after CMP and micro-etching treatment

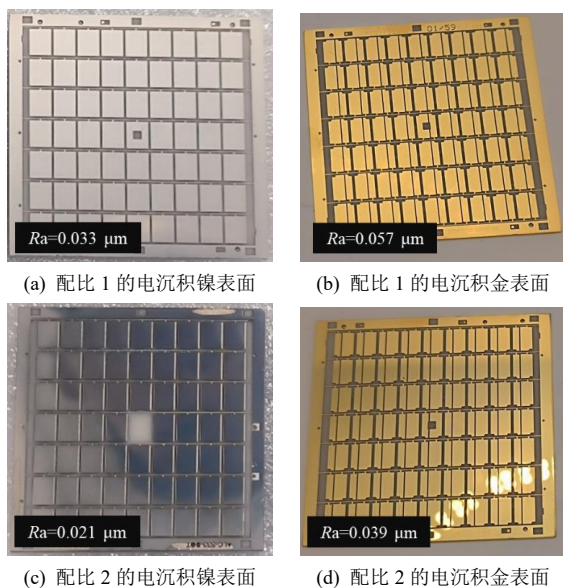


图 9 不同配比下的厚铜样品电镍金表面

Fig.9 Electronicel-gold surface of thick copper samples under different mixtures

由此引发的铜表面粗糙度变化，会对后续电沉积镍金产品的表面粗糙度和光泽度产生影响。如图9所示，基于配比1所获得的电沉积镍表面粗糙度为 $0.033 \mu\text{m}$ ，电沉积金表面粗糙度为 $0.057 \mu\text{m}$ ；基于配比2所获得的电沉积镍表面粗糙度为 $0.021 \mu\text{m}$ ，电沉积金表面粗糙度为 $0.039 \mu\text{m}$ 。可以发现，基于配比2所获得的电沉积镍样品表面光泽度更好，表面粗糙度更低，代表其调控电沉积铜的能力更优。

3 结论

本文探讨了陶瓷基板电沉积厚铜技术中不同流程的电沉积效果及其影响因素。对电沉积加厚过程中不同沉积铜配比下的铜层厚度均匀性和表面状态进行分析，得出理想的添加剂配比会使得电沉积铜层晶粒更细致、生长更均匀，有利于改善表面状态和厚度均匀性的结论。此外，对不同添加剂配比下的金属层表面粗糙度做分析，发现晶粒生长均匀性的提升有助于沉积层表面粗糙度的降低。

(1) 在哈林槽测试中，通过正交试验推测出最佳浓度组合，并进一步验证了光亮剂对于调控沉积层在表面均匀、致密地生长，最终实现光亮且平整的优质沉积层效果。

(2) 针对不同沉积铜配比条件下的铜层，分析了其厚度均匀性与表面状态的差异。结果表明，当采用理想的添加剂配比时，电沉积铜层的晶粒结构会更为细致，且晶粒生长过程更加均匀。

(3) 对不同添加剂配比条件下的金属层表面粗糙度展开分析，结果发现，随着晶粒生长均匀性的显著提升，沉积层的表面粗糙度得以有效降低。进一步地，通过3种添加剂之间的协同调控作用，成功实现了在陶瓷基板上均匀电镀出厚度差值控制在 $\pm 2 \mu\text{m}$ 以内的 $120 \mu\text{m}$ 厚铜层，且该铜层表面粗糙度低至 $0.014 \mu\text{m}$ 。

参考文献

[1] DUPONT L, KHATIR Z, LEFEBVRE S, et al. Effects of metallization thickness of ceramic substrates on the reliability of power assemblies under high temperature cycling[J]. Microelectronics Reliability, 2006, 46(9-11): 1766-1771.

[2] HAMIDNIA M, LUO Y, WANG X. Application of micro/nano technology for thermal management of high power LED packaging-A review[J]. Applied Thermal

- Engineering, 2018, 145: 637-651.
- [3] HONG H, KIM J U, KIM T. Effective assembly of nano-ceramic materials for high and anisotropic thermal conductivity in a polymer composite[J]. *Polymers*, 2017, 9(9): 413.
- [4] LOKANATHAN M, ACHARYA P V, OUROUA A, et al. Review of nanocomposite dielectric materials with high thermal conductivity[J]. *Proceedings of the IEEE*, 2021, 109(8): 1364-1397.
- [5] 张明昌, 辛成来, 李东亚. 陶瓷基板金属化制备技术的研究进展[J]. *成都大学学报(自然科学版)*, 2023, 42(4): 392-400.
- [6] KRUM A. *Ceramic interconnect technology handbook: copper interconnects for ceramic substrates and packages*[M]. USA: CRC Press, 2018.
- [7] WANG Z. 3-D integration and through-silicon vias in MEMS and microsensors[J]. *Journal of Microelectromechanical Systems*, 2015, 24(5): 1211-1244.
- [8] SONG X. Microstructure and mechanical properties of electrodeposited copper films[D]. Birmingham: University of Birmingham, 2011.
- [9] HIRAO K, ZHOU Y, FUKUSHIMA M, et al. Evaluation of in-plane effective thermal conductivity for metalized ceramic substrates using a micro heater chip[J]. *Ceramics International*, 2023, 49(17): 28593-28606.
- [10] BECHTOLD F. A comprehensive overview on today's ceramic substrate technologies[C]//2009 European Microelectronics and Packaging Conference. IEEE, 2009: 1-12.
- [11] KHAZAKAR, MENDIZABAL L, HENRY D, et al. Survey of high-temperature reliability of power electronics packaging components[J]. *IEEE Transactions on Power Electronics*, 2014, 30(5): 2456-2464.
- [12] DOANY F E, SCHOW C L, BAKS C W, et al. 160 Gb/s bidirectional polymer-waveguide board-level optical interconnects using CMOS-based transceivers[J]. *IEEE Transactions on Advanced Packaging*, 2009, 32(2): 345-359.
- [13] 郑莉. 调控铜沉积的有机添加剂体系及其电化学性能研究[D]. 成都: 电子科技大学, 2020.
- [14] 王永通, 王哲, 刘京隆, 等. 陶瓷基板表面金属层结合强度测试与失效分析[J]. *电子元件与材料*, 2022, 41(10): 1119-1124.
- [15] RICKERBY J, STEINKE J H G. Current trends in patterning with copper[J]. *Chemical Reviews*, 2002, 102(5): 1525-1550.
- [16] LACROTTE Y. Novel patterning technology for the LTCC based packaging of an optical encoder[D]. Heriot-Watt University, 2013.
- [17] 李晓璇. 印制电路互连图形表面处理技术及其信号完整性的研究[D]. 成都: 电子科技大学, 2021.
- [18] PAUNOVIC M, SCHLESINGER M, SNYDER D D. Fundamental considerations[J]. *Modern Electroplating*, 2010: 1-32.
- [19] WINNICKI M, BASZCZUK A, JASORSKI M, et al. Corrosion resistance of copper coatings deposited by cold spraying[J]. *Journal of Thermal Spray Technology*, 2017, 26: 1935-1946.
- [20] CHEN Y, HE W, CHEN X, et al. Plating uniformity of bottom-up copper pillars and patterns for IC substrates with additive-assisted electrodeposition[J]. *Electrochimica Acta*, 2014, 120: 293-301.
- [21] PAWAR K, DIXIT P. A critical review of copper electroless deposition on glass substrates for microsystems packaging applications[J]. *Surface Engineering*, 2022, 38(6): 576-617.
- [22] MANDICH N V. Surface preparation of metals prior to plating[J]. *I: Metal Finishing*, 2003, 101: 8-10.
- [23] CHEN Y, WANG J, SU Y, et al. PET surface modification with inkjet-printing Pd²⁺/epoxy resin solution for selective electroless copper plating[J]. *ACS Applied Electronic Materials*, 2022, 4(1): 149-157.
- [24] YOU X, CHEN Y, HUANG Y, et al. Surface coarsening of carbon fiber/cyanate ester composite for adhesion improvement of electroless copper plating as conductive patterns[J]. *Materials Chemistry and Physics*, 2020, 255: 123597.
- [25] PAWAR K, DIXIT P. A critical review of copper electroless deposition on glass substrates for microsystems packaging applications[J]. *Surface Engineering*, 2022, 38(6): 576-617.